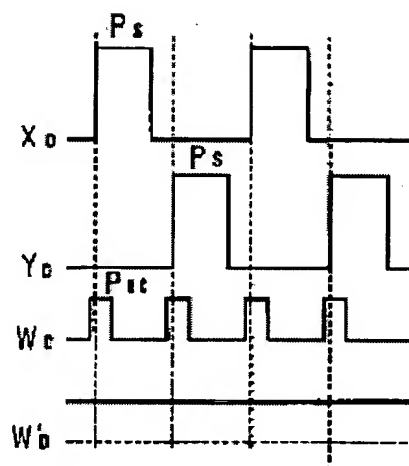


PLASMA DISPLAY PANEL AND DRIVING METHOD THEREOF

Patent number: JP11149274
Publication date: 1999-06-02
Inventor: INANAGA YASUTAKA
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- international: G09G3/28; G09G3/20; H04N5/66
- european:
Application number: JP19970317043 19971118
Priority number(s): JP19970317043 19971118

Abstract of JP11149274

PROBLEM TO BE SOLVED: To restrain the peak value of discharge current with brightness hardly changed, and reduce the cost of a drive circuit and defective display, by impressing a pulse, which rises preceding a pulse impressed on a first or a second electrode and falls quickly after completion of discharge generated by the impressed pulse, to a specific electrode. **SOLUTION:** A pulse rising from OV a little preceding respective maintenance pulses and after the lapse of about $1 \mu s$, falling to OV again is impressed on a set W of first row electrodes. By setting voltage after rising of discharge accelerating pulse to be a sufficiently small value than discharge starting voltage between the row electrode W and a line electrode, in a cell to which wall charge is not written in address term, namely in a cell in which maintenance discharge is not performed, discharge between the row electrode W and the line electrode is not generated. Further because the wall charge accumulated since falling of the discharge accelerating pulse is utilized, the voltage value after rising of the discharge accelerating pulse can be restrained to be low.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-149274

(43) 公開日 平成11年(1999) 6月2日

(51) Int.Cl.⁸

識別記号

F I

G 0 9 G 3/28

G 0 9 G 3/28

H

E

3/20

6 2 1

3/20

6 2 1 A

H 0 4 N 5/66

1 0 1

H 0 4 N 5/66

1 0 1 B

1 0 1 A

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号

特願平9-317043

(22) 出願日

平成9年(1997)11月18日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 稲永 康隆

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

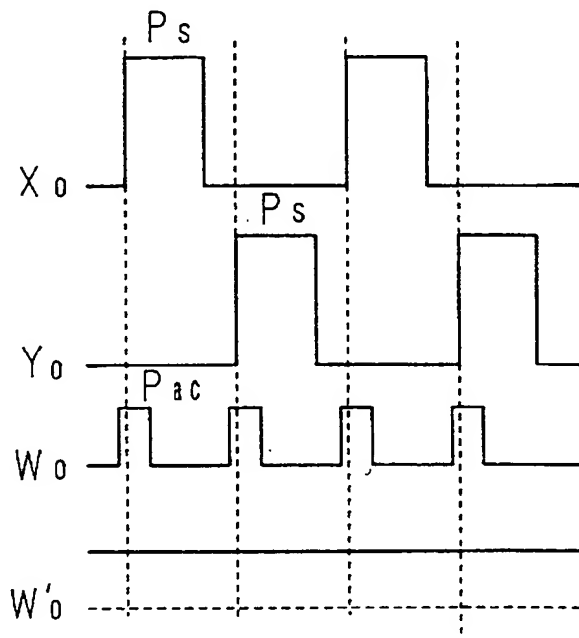
(74) 代理人 弁理士 宮田 金雄 (外2名)

(54) 【発明の名称】 プラズマディスプレイパネルおよびその駆動方法

(57) 【要約】

【課題】 輝度を低下させることなく放電電流のピーク値を小さく抑えて駆動回路の負担を軽減し、表示不良の小さいプラズマディスプレイパネルおよびその駆動方法を実現する。

【解決手段】 誘電体で覆われ、近接して平行に配置された第1の電極及び第2の電極の対と、前記第1の電極及び第2の電極と直交してセルを形成するように配置され、それぞれ複数の電極からなる複数の第3の電極とを備え、第1の電極及び第2の電極との間のガス放電励起により表示を行うプラズマディスプレイパネルにおいて、前記第1の電極及び第2の電極に交互に同極性の複数のパルス列を印加し、表示放電または消去放電を行う期間に、ある特定の組の前記第3の電極に対して、前記第1または第2の電極に印加されるパルスに先行して立ち上がり、前記第1または第2の電極に印加されるパルスにより生じる放電の終了後速やかに立ち下がるパルス印加する。



【特許請求の範囲】

【請求項 1】 誘電体で覆われ、近接して平行に配置された第 1 の電極及び第 2 の電極の複数の対と、前記第 1 の電極及び第 2 の電極と直交してセルを形成するように配置された複数の第 3 の電極とを備え、第 1 の電極及び第 2 の電極との間のガス放電励起により表示を行うプラズマディスプレイパネルにおいて、前記第 1 の電極及び第 2 の電極に交互に同極性の複数のパルス列を印加し、表示放電または消去放電を行う期間に、ある特定の組の前記第 3 の電極に対して、前記第 1 または第 2 の電極に印加されるパルスに先行して立ち上がり、前記第 1 または第 2 の電極に印加されるパルスにより生じる放電の終了後速やかに立ち下がるパルスを印加することを特徴とするプラズマディスプレイパネル。

【請求項 2】 請求項 1 に示したプラズマディスプレイパネルにおける前記パルスの印加される前記第 3 の電極の組の選択方法について、前記第 1 または第 2 の電極に交互に印加される表示放電を行うパルスの周期を単位とする時間ごとに、複数の異なる第 3 の電極の組が選択され、階調を表現する単位期間内において各々の第 3 の電極の組の選択される期間に含まれる前記表示放電を行うパルス数をすべてのセルにおいて均一にしたことを特徴とするプラズマディスプレイパネル。

【請求項 3】 誘電体で覆われ、近接して平行に配置された第 1 の電極及び第 2 の電極の複数の対と、前記第 1 の電極及び第 2 の電極と直交してセルを形成するように配置された複数の第 3 の電極とを備え、第 1 の電極及び第 2 の電極との間のガス放電励起により表示を行うプラズマディスプレイパネルにおいて、前記第 1 の電極及び第 2 の電極に交互に同極性の複数のパルス列を印加し、表示放電または消去放電を行う期間に、ある特定の組の前記第 3 の電極に対して、前記第 1 または第 2 の電極に印加されるパルスに先行して立ち上がり、前記第 1 または第 2 の電極に印加されるパルスにより生じる放電の終了後速やかに立ち下がるパルスを印加することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 4】 請求項 3 に示したプラズマディスプレイパネルの駆動方法における前記パルスの印加される前記第 3 の電極の組の選択方法について、前記第 1 または第 2 の電極に交互に印加される表示放電を行うパルスの周期を単位とする時間ごとに、複数の異なる第 3 の電極の組が選択され、階調を表現する単位期間内において各々の第 3 の電極の組の選択される期間に含まれる前記表示放電を行うパルス数をすべてのセルにおいて均一にしたことを特徴とするプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は A C 型プラズマディスプレイパネルのうち、特に面放電 A C 型プラズマデ

ィスプレイパネルおよびその駆動方法に関する。

【0002】

【従来の技術】 図 9 は従来の面放電 A C 型プラズマディスプレイパネルを示すの一部斜視図である。図のように面放電 A C 型プラズマディスプレイパネル 100 は次のように構成される。表示面である前面ガラス基板 102 と背面ガラス基板 103 とが放電空間を挟んで対向配置され、前面ガラス基板 102 上に互いに対となるように第 1 の行電極 104 (X1 ~ Xn) 及び第 2 の行電極 105 (Y1 ~ Yn) が形成され、これら行電極 104、105 上に誘電体層 106、さらにその上に MgO (酸化マグネシウム) 107 が被覆されている。背面ガラス基板 103 上には行電極 104、105 と直交するように配設された第 3 の列電極 108 (W1 ~ Wn) が形成され、放電空間には希ガスを主成分とするガスが封入されている。さらに列電極 108 上に放電から生じる紫外線により赤緑青に発光する蛍光体層 109 が設けられている。互いに対となる行電極 104、105 と直交する列電極 108 の交点はそれぞれ隔壁 110 により分離され、赤緑青の 3 つの組が一つの画素を構成している。

【0003】 次に動作について説明する。表示用の放電を行う第 1 の行電極 104 と第 2 の行電極 105 は誘電体層 106 で被覆されているので、電極間で一度放電が生じると放電空間中で生成された荷電粒子は印加電界の方向に移動し、誘電体層 106 上に蓄積する。これらの蓄積した荷電粒子を壁電荷と呼ぶ。この壁電荷により形成される電界は印加電界と逆極性であるため、壁電荷の成長に伴い、放電は消滅する。放電が消滅した後、先の放電と極性の反転した電界が印加されると、壁電荷により形成される電圧と印加電圧が重畳されるため、先の放電に比べて小さい印加電圧で放電が開始する。これ以降は、この絶対値の小さい極性の交互に反転する印加電圧により放電を維持することができる。このような機能をメモリ効果と呼ぶ。メモリ効果を利用して低い印加電圧で維持する放電を維持放電と呼び、半周期ごとに第 1 の行電極 104 及び第 2 の行電極 105 に印加される電圧パルスを維持パルスと呼ぶ。維持放電は壁電荷が消滅されない限り継続する。壁電荷を消滅させる操作を消去と呼び、一方、最初に壁電荷を誘電体層 106 上に形成することを書き込みと呼ぶ。

【0004】 図 10 は例えば特開平 7-150218 号公報に示された従来のプラズマディスプレイパネルの階調表示を行う場合の 1 フレームの構成図である。1 フレームとは画面に 1 枚の絵を表示するための時間である。図において、表示ラインとは A C 型プラズマディスプレイパネルの第 1 及び第 2 の行電極からなる行方向のラインであり、図の横方向は時間軸である。1 フレームは複数のサブフィールドに分割され、階調制御が行われ、各サブフィールドは、それぞれ、消去が行われるリセット期間、書き込みが行われるアドレス期間、表示発光を担

う維持放電期間で構成される。

【0005】図11は例えば特開平7-150218号公報に示された従来のプラズマディスプレイパネルの1サブフィールド内の駆動方法を示す電圧波形図である。この従来例では第1の行電極Xはパネル全面において共通に接続されており、すべての行電極Xについて共通の電圧が印加される。一方、第2の行電極Y及び列電極Wは各ラインごとに個別の電圧を印加することができる。図の電圧波形は上から順に列電極Wj、第1の行電極X、第2の行電極Y₁、Y₂、…Y_nの印加電圧波形である。

【0006】まずリセット期間とはAC型プラズマディスプレイパネルの全セルを同じ状態にする期間で、当期間では、第1の行電極Xに、第1の行電極Xと第2の行電極Y間の放電開始電圧以上に設定された全面書き込みパルスP₀（プライミングパルス）が印加される（図中a）。これにより全セルが放電し、X-Y電極各々に逆極性の壁電荷が蓄積し放電が終了する。次に、図中bの時点で全面書き込みパルスP₀が終了し、第1の行電極Xの印加電圧がなくなると、蓄積された壁電荷による電圧がX-Y電極間に放電を生じさせるに十分大きくなるように全面書き込みパルスP₀の電圧値が設定されているため、再びX-Y放電が起こり、放電で生じた荷電粒子が壁電荷を中和し、全セルを消去することができる。

【0007】アドレス期間とは画面の任意のセルを行電極と列電極でマトリックス選択することにより、各セルの壁電荷のあるなしを制御する期間である。アドレス期間では、第2の行電極Y₁～Y_nに順次、負のスキャンパルスP_{sa}が走査印加される。一方、列電極Wには画像データに応じた正のアドレスパルスP_aが印加され任意のセルをマトリックス選択し、選択されたセルのみY-W電極間の放電が生じる。このとき、共通接続されている第1の行電極Xには副走査電圧が印加されているため、X-Y電極間の放電が生じ、第1の行電極Xと第2の行電極Yには壁電荷が蓄積される。

【0008】第2の行電極Y₁～Y_nすべての走査が終わった後、維持放電期間が続く。当期間では、すべての第1の行電極Xとすべての第2の行電極Yに交互に正極性の維持パルスを共通に印加し、アドレス期間に壁電荷を蓄積したセルのみが維持放電により発光する。サブフィールド当たりの発光輝度は維持パルスP_sの回数で決まる。

【0009】上記駆動方法では、全セルが共通のパルスで駆動される維持放電期間、および、リセット期間において、放電の起こるタイミングが時間的に集中しピークの非常に高いスパイク状の放電電流が流れる。ピークの高い放電電流のためにPDPの駆動回路は大電流容量が必要となる。

【0010】特開平6-4039号公報では、行電極の駆動回路をブロック分割し、それぞれのブロックでの維

持パルスの位相をずらすことで、維持放電の起こる時刻を分散させ放電電流の高ピーク化を抑制している。

【0011】

【発明が解決しようとする課題】前記従来例の駆動方法では、全セルが共通のパルスで駆動される維持放電期間、および、リセット期間において、放電の起こるタイミングが時間的に集中しピークの非常に高いスパイク状の放電電流が流れるため、大電流容量を持つ駆動回路が必要とされ、製造時のコストを上昇させていた。

【0012】また、前記電極は製法上の理由により一定の抵抗値を有しており、過大な放電電流が流れる場合、電極内に駆動上無視できない電圧降下が生じパネル内に均一な電圧を印加することが不可能であった。この電圧降下は表示の不良を引き起こす原因の一つであった。

【0013】一方、維持パルスの位相を変化させることで放電電流の分散を行い、電流の高ピーク化を抑える場合、電源の電流容量は軽減されるが、同一行電極内での放電電流については、維持パルス位相を変化させる場合と同一の放電電流が流れるため、放電電流による電極内の電圧降下は軽減できなかった。

【0014】この発明は上述のような問題点を解決するためになされたもので、輝度をほとんど変化させることなしに放電電流のピーク値を抑制することで、駆動回路の低コスト化を可能にし、表示不良の少ないプラズマディスプレイパネルおよびその駆動方法を提供するものである。

【0015】

【課題を解決するための手段】この発明の第1の構成によるプラズマディスプレイパネルは、誘電体で覆われ、近接して平行に配置された第1の電極及び第2の電極の複数の対と、前記第1の電極及び第2の電極と直交してセルを形成するように配置された複数の第3の電極とを備え、第1の電極及び第2の電極との間のガス放電励起により表示を行うプラズマディスプレイパネルにおいて、前記第1の電極及び第2の電極に交互に同極性の複数のパルス列を印加し、表示放電または消去放電を行う期間に、ある特定の組の前記第3の電極に対して、前記第1または第2の電極に印加されるパルスに先行して立ち上がり、前記第1または第2の電極に印加されるパルスにより生じる放電の終了後速やかに立ち下がるパルスを印加するものである。

【0016】この発明の第2の構成によるプラズマディスプレイパネルは、第1の構成に示したプラズマディスプレイパネルにおける前記パルスの印加される前記第3の電極の組の選択方法について、前記第1または第2の電極に交互に印加される表示放電を行うパルスの周期を単位とする時間ごとに、複数の異なる第3の電極の組が選択され、階調を表現する単位期間内において各々の第3の電極の組の選択される期間に含まれる前記表示放電を行うパルス数をすべてのセルにおいて均一にしたもの

である。

【0017】この発明の第3の構成によるプラズマディスプレイパネルの駆動方法は、誘電体で覆われ、近接して平行に配置された第1の電極及び第2の電極の複数の対と、前記第1の電極及び第2の電極と直交してセルを形成するように配置された複数の第3の電極とを備え、第1の電極及び第2の電極との間のガス放電励起により表示を行うプラズマディスプレイパネルにおいて、前記第1の電極及び第2の電極に交互に同極性の複数のパルス列を印加し、表示放電または消去放電を行う期間に、ある特定の組の前記第3の電極に対して、前記第1または第2の電極に印加されるパルスに先行して立ち上がり、前記第1または第2の電極に印加されるパルスにより生じる放電の終了後速やかに立ち下がるパルスを印加するものである。

【0018】この発明の第4の構成によるプラズマディスプレイパネルの駆動方法は、第3の構成に示したプラズマディスプレイパネルの駆動方法における前記パルスの印加される前記第3の電極の組の選択方法について、前記第1または第2の電極に交互に印加される表示放電を行うパルスの周期を単位とする時間ごとに、複数の異なる第3の電極の組が選択され、階調を表現する単位期間内において各々の第3の電極の組の選択される期間に含まれる前記表示放電を行うパルス数をすべてのセルにおいて均一にしたものである。

【0019】

【発明の実施の形態】実施の形態1.以下、この発明の実施の形態を説明する。図1はこの発明の実施の形態1であるプラズマディスプレイパネルの駆動方法が適用される面放電AC型プラズマディスプレイパネルのセルの断面図である。図のように、面放電AC型プラズマディスプレイパネルのセル1は次のように構成される。表示面である前面ガラス基板2と背面ガラス基板3とが放電空間を挟んで対向配置され、前記前面ガラス基板2上に互いに対となるように第1の行電極4(X)及び第2の行電極5(Y)が形成され、これら行電極4、5上に誘電体層6、さらにその上にMgO(酸化マグネシウム)7が被覆されている。背面ガラス基板3上には行電極4、5と直交してセルを形成するように配設された第3の列電極8が形成され、列電極8上に赤、緑、青に発光する蛍光体層9がストライプ状に設けられている。ここで、第3の列電極8は、それぞれ少なくとも2つの電極の組WおよびW'からなる。列電極8の組分けは、例えば偶数列電極をW、奇数列電極をW'としてもよいし、3組以上に組分けしてもよい。また、放電セルは放電空間を維持する隔壁10により分離され、希ガスを主成分とする放電用ガスが封入されている。

【0020】図2はこの発明の実施の形態1であるプラズマディスプレイパネルの駆動方法における維持放電期間の一部を示す電圧波形(タイミングチャート)である。

図において、電圧波形は、上から順に行電極X、行電極Y、第1の列電極の組W、第2の列電極の組W'に印加される電圧波形である。図では、行電極Xに印加される維持パルスから始まる維持放電期間を示している。第1の列電極の組Wに各維持パルスにやや先行して0Vから立ち上がり、およそ1 μ s程度経った後再び0Vに立ち下がるパルスを印加している。これを放電促進パルスと呼ぶ。その時、第2の列電極の組W'には、非選択セルにおいて維持放電期間に行電極X、Yに印加される維持パルスによる放電を生じない範囲での一定電圧が印加してある。

【0021】上記第2の列電極の組W'に印加される電圧は一定電圧を印加するだけでなく、一定電位と列電極との間に高抵抗を介して接続した状態としても良い。

【0022】図3はこの発明の実施の形態1を説明する図であり、プラズマディスプレイパネルの維持放電時において、列電極に一定電圧を印加した場合と放電促進パルスを印加した場合の放電電流波形を示す実験結果のグラフである。図において、点線は維持放電期間にすべての列電極に一定電圧を印加した、従来方式の駆動による放電電流波形である。また、実線は列電極を2つの組に分け、一方の列電極の組Wには放電促進パルスを印加し、もう一方の列電極の組W'には一定電圧を印加した場合の放電電流波形である。時間の原点は維持放電パルスの印加時刻である。

【0023】図に見られるように、維持パルス印加後、はじめにパネルの容量性負荷への充電電流が流れる。続いて流れる放電電流に注目すると、一部の列電極に、例えば、図示した例では列電極W、W'の存在比を1:1として、放電促進パルスを印加することにより、放電電流のピークを従来方式の駆動に比較して、70%程度に低減できることがわかった。

【0024】上記列電極Wに印加する放電促進パルスの働きを説明する。図4はこの発明の原理を説明する図であり、プラズマディスプレイパネルの維持放電時において、列電極に一定電圧を印加した場合と放電促進パルスを印加した場合の放電電流波形を示す実験結果のグラフである。すべての列電極に放電促進パルス印加した場合の放電電流を、およびすべての列電極に一定電圧を印加した場合の放電電流をそれぞれ示している。放電促進パルス印加した場合には放電遅れが小さくすべてのセルがそろって放電し、ピーク時刻が早い放電電流が流れている。

【0025】この原理を説明する。行電極間に生じた維持放電は荷電粒子を形成し、放電終了後も数 μ sはそれらは減衰しながらも存在している。維持放電が起こり、かつ、放電促進パルスを印加された列電極Wを持つセルでは、列電極Wを0Vに変化させると空間に残存する空間電荷は電界の変化により移動し、列電極Wには放電促進パルスを印加しない場合に比較して正の電荷が過剰に

蓄積される。

【0026】引き続きいて起こる維持放電において、従来例の維持放電は行電極間の放電により実現されているが、列電極Wに維持パルスにやや先行する上記放電促進パルスを印加することにより、前回の維持放電で陰極となった行電極と列電極W間の放電が起こり、この放電を契機として行電極XY間の維持放電が誘起され、維持放電は放電遅れの小さい放電となって実現される。

【0027】このとき、放電促進パルスの立ち上がり以降の電圧は、列電極W一行電極間の放電開始電圧より十分小さい値に設定されていて、アドレス期間に壁電荷の書き込まれなかったセルすなわち維持放電を行わないセルでは列電極W一行電極間放電は生じない。また、放電促進パルスの立ち下がり以降で蓄積された壁電荷を利用するために放電促進パルスの立ち上がり以降の電圧値を低く抑えることができ、維持放電を行ったセルだけが選択的に列電極Wと行電極間放電を生じる。

【0028】一方、放電促進パルスの印加されない列電極W'を持つセルは、維持放電は行電極XY間のみで行われるため、維持放電は放電促進パルスにより実現された放電より放電遅れの大きい放電となる。

【0029】以上より、行電極XYに流れる電流は、列電極Wを持つセルと列電極W'を持つセルそれぞれに流れる放電電流が合成された電流が流れるため、異なる時刻に放電電流のピークを持つ放電電流が合成されることで、全体として、電流ピークの低減された放電電流が実現される。

【0030】放電電流ピーク低減の効果は放電促進パルスの印加されないセルの維持放電の放電遅れが大きいほど顕著であるため上記の効果を利用するためには、維持パルスの電圧値をパネルの最低維持電圧以上である限りの低い電圧とすること、または、維持パルスの駆動周波数を駆動に支障がない限りの低周波数とすることが望ましい。

【0031】図5はこの発明の原理を説明する図であり、プラズマディスプレイパネルの維持放電時における列電極への荷電粒子の蓄積を説明した実験結果のグラフを示している。複数のセルにおける行電極および列電極上の移動電荷 q_y 、 q_x の動きを示した図である。図に見られるように維持パルスの立ち上がりから0.5~1 μ s以内に維持放電は終了し、列電極上の電荷は維持パルスの立ち上がりから4 μ sは有意な移動がみられる。これより、電荷蓄積を十分行うためには、放電促進パルスの立ち下がり、維持放電終了後速やかに立ち下がるのが望ましい。

【0032】一般に維持放電の終了は維持パルスの電圧値、周波数に依存するが、従来のPDPで用いられてきた維持パルス周波数(~100kHz程度では、放電促進パルスの立ち下がり時刻は、維持パルスの立ち上がりより1 μ sとれば十分である。例外として、維持放電の

開始時は放電種火粒子が不足するため維持放電の放電遅れが大きくなる傾向が大きくなることを考慮して、維持放電の初回に放電促進パルスを印加する場合には、初回の維持パルス印加から放電促進パルスの立ち下がりまでの時間を十分大きくしてやるのが望ましい。

【0033】また、放電促進パルスの立ち上がりは、維持放電の放電遅れを十分小さくするためがあるため、以下の制限を受ける。放電促進パルスの立ち上がりによってもたらされる列電極W一行電極間放電は維持放電に対し十分先行して発生することが必要である。一方、あまりに早い列電極W一行電極間放電は列電極W一行電極間に電荷の移動をもたらすこととなり、維持放電に必要な行電極上の壁電荷の低減をもたらす。よって、放電促進に十分な種火粒子を発生させることができ、かつ、不要な壁電荷の移動が生じない範囲で維持放電を発生させる必要があるため、維持放電の立ち上がりに対して100~200ns先行させて放電促進パルスを印加するのが望ましい。

【0034】実施の形態2. 図6はこの発明の実施の形態2であるプラズマディスプレイパネルの駆動方法における維持放電期間の一部を示す電圧波形(タイミングチャート)である。図において、電圧波形は、上から順に行電極X、行電極Y、第1の列電極の組W、第2の列電極の組W'に印加される電圧波形である。図では、維持放電期間の一部を示している。実施の形態1で示した放電促進パルスが、期間Iには第1の列電極の組Wに、期間IIには第2の列電極の組W'に維持パルス一周期ごとに交互に印加される。維持放電期間を通して見た場合、放電促進パルスを印加される期間における維持パルス数が2つの列電極の組W、W'について同じになるように設定する。

【0035】この理由を説明する。放電促進パルスが印加されたセルは維持放電において列電極W一行電極間放電が加わるために、放電促進パルスを印加しないセルに比べて高い発光輝度を持つ。このため、放電促進パルスを一方の列電極のみに与えた場合、表示輝度にむらが生じてしまう。よって、当パルスを印加する列電極を時間的に分散させることで、表示輝度のむらを防ぐことができる。

【0036】実施の形態3. 図7はこの発明の実施の形態3であるプラズマディスプレイパネルの駆動方法を示す維持放電期間における電圧波形(タイミングチャート)であり、図において、電圧波形は、上から順に行電極X、行電極Y、第1の列電極の組W、第2の列電極の組W'に印加される電圧波形である。図では、維持放電期間の一部を示している。実施の形態1で示した放電促進パルスが、期間Iには第1の列電極の組Wに、期間IIには第2の列電極の組W'に維持パルス2周期ごとに交互に印加される。維持放電期間を通して見た場合、放電促進パルスを印加される期間における維持パルス数が2つ

の列電極の組 W、W' について同じになるように設定する。

【0037】この実施の形態では、維持パルス周期の2倍を単位とした放電促進パルス印加の時間制御を行っているが、単一サブフィールドにおける維持放電期間において、放電促進パルスを維持パルス周期を単位として印加し、かつ、放電促進パルスが印加される維持パルス数をすべてのセルにおいて同数にすれば、放電促進パルス印加期間をどのように配置しても良い。例えば、図8のような維持期間における電圧波形においてもこの発明の効果が得られる。

【0038】

【発明の効果】この発明の第1の構成であるプラズマディスプレイパネルによれば、誘電体で覆われ、近接して平行に配置された第1の電極及び第2の電極の複数の対と、前記第1の電極及び第2の電極と直交してセルを形成するように配置された複数の第3の電極とを備え、第1の電極及び第2の電極との間のガス放電励起により表示を行うプラズマディスプレイパネルにおいて、前記第1の電極及び第2の電極に交互に同極性の複数のパルス列を印加し、表示放電または消去放電を行う期間に、ある特定の組の前記第3の電極に対して、前記第1または第2の電極に印加されるパルスに先行して立ち上がり、前記第1または第2の電極に印加されるパルスにより生じる放電の終了後速やかに立ち下がるパルスを印加するようにしたので、放電電流のピーク値を抑制することが可能になり、駆動回路の負担を軽減でき、かつ、表示不良の少ないプラズマディスプレイパネルが得られる。

【0039】この発明の第2の構成であるプラズマディスプレイパネルによれば、第1の構成に示したプラズマディスプレイパネルにおける前記パルスの印加される前記第3の電極の組の選択方法について、前記第1または第2の電極に交互に印加される表示放電を行うパルスの周期を単位とする時間ごとに、複数の異なる第3の電極の組が選択され、階調を表現する単位期間内において各々の第3の電極の組の選択される期間に含まれる前記表示放電を行うパルス数をすべてのセルにおいて均一にしたので、放電電流のピーク値を抑制しながら全選択セルの各サブフィールドにおける発光輝度のばらつきを最小に抑えることが可能になり、駆動回路の負担を軽減でき、かつ、表示不良が少なく輝度むらのないプラズマディスプレイパネルが得られる。

【0040】この発明の第3の構成であるプラズマディスプレイパネルの駆動方法によれば、誘電体で覆われ、近接して平行に配置された第1の電極及び第2の電極の複数の対と、前記第1の電極及び第2の電極と直交してセルを形成するように配置された複数の第3の電極とを備え、第1の電極及び第2の電極との間のガス放電励起により表示を行うプラズマディスプレイパネルにおいて、前記第1の電極及び第2の電極に交互に同極性の複

数のパルス列を印加し、表示放電または消去放電を行う期間に、ある特定の組の前記第3の電極に対して、前記第1または第2の電極に印加されるパルスに先行して立ち上がり、前記第1または第2の電極に印加されるパルスにより生じる放電の終了後速やかに立ち下がるパルスを印加するようにしたので、放電電流のピーク値を抑制することが可能になり、駆動回路の負担を軽減でき、かつ、表示不良の少ないプラズマディスプレイパネルが得られる。

【0041】この発明の第4の構成であるプラズマディスプレイパネルの駆動方法によれば、第3の構成に示したプラズマディスプレイパネルの駆動方法における前記パルスの印加される前記第3の電極の組の選択方法について、前記第1または第2の電極に交互に印加される表示放電を行うパルスの周期を単位とする時間ごとに、複数の異なる第3の電極の組が選択され、階調を表現する単位期間内において各々の第3の電極の組の選択される期間に含まれる前記表示放電を行うパルス数をすべてのセルにおいて均一にしたので、放電電流のピーク値を抑制しながら全選択セルの各サブフィールドにおける発光輝度のばらつきを最小に抑えることが可能になり、駆動回路の負担を軽減でき、かつ、表示不良が少なく輝度むらのないプラズマディスプレイパネルが得られる。

【図面の簡単な説明】

【図1】 この発明の実施の形態であるプラズマディスプレイパネルの駆動方法が適用される面放電AC型プラズマディスプレイパネルのセルの断面を示す図である。

【図2】 この発明の実施の形態1であるプラズマディスプレイパネルの駆動方法における維持放電期間の一部を示す電圧波形（タイミングチャート）である。

【図3】 この発明の作用を説明する図である。

【図4】 この発明の原理を説明する図である。

【図5】 この発明の原理を説明する図である。

【図6】 この発明の実施の形態2であるプラズマディスプレイパネルの駆動方法における維持放電期間の一部を示す電圧波形（タイミングチャート）である。

【図7】 この発明の実施の形態3であるプラズマディスプレイパネルの駆動方法における維持放電期間の一部を示す電圧波形（タイミングチャート）である。

【図8】 この発明の実施の形態3であるプラズマディスプレイパネルの駆動方法における維持放電期間の一部を示す電圧波形（タイミングチャート）である。

【図9】 従来の面放電型プラズマディスプレイパネルを示す一部斜視図である。

【図10】 従来のプラズマディスプレイパネルの階調表示法を行う場合の1フレームの構成図である。

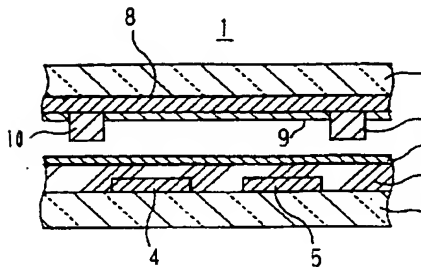
【図11】 従来のプラズマディスプレイパネルの1サブフィールド内の駆動方法を示す電圧波形（タイミングチャート）である。

【符号の説明】

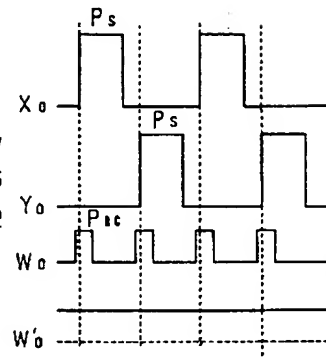
1 プラズマディスプレイパネルのセル、2 前面ガラス基板、3 背面ガラス基板、4 第1の行電極X電極、5 第2の行電極(Y電極)、6 誘電体層、7 MgO(酸化マグネシウム)、8 列電極(W電

極)、9 蛍光体層、10 隔壁、100 プラズマディスプレイパネル、 P_p プライミングパルス(全面書き込みパルス)、 P_a アドレスパルス、 P_{sa} スキャンパルス、 P_s 維持パルス、 P_{ac} 放電促進パルス。

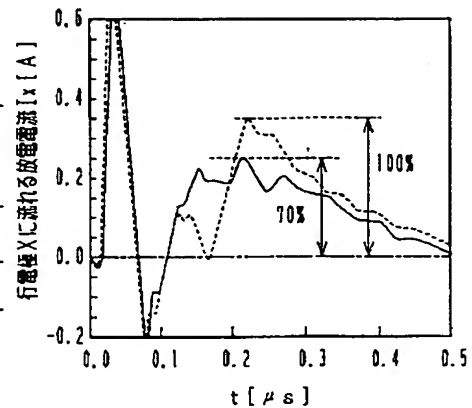
【図1】



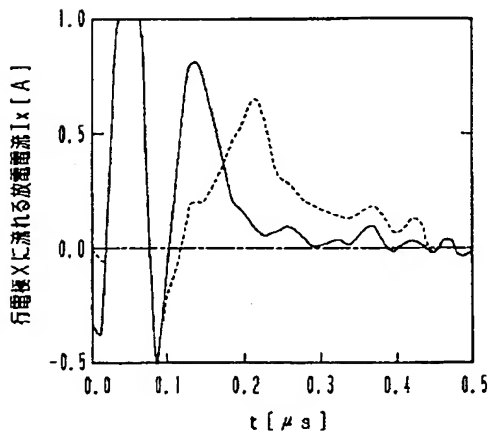
【図2】



【図3】



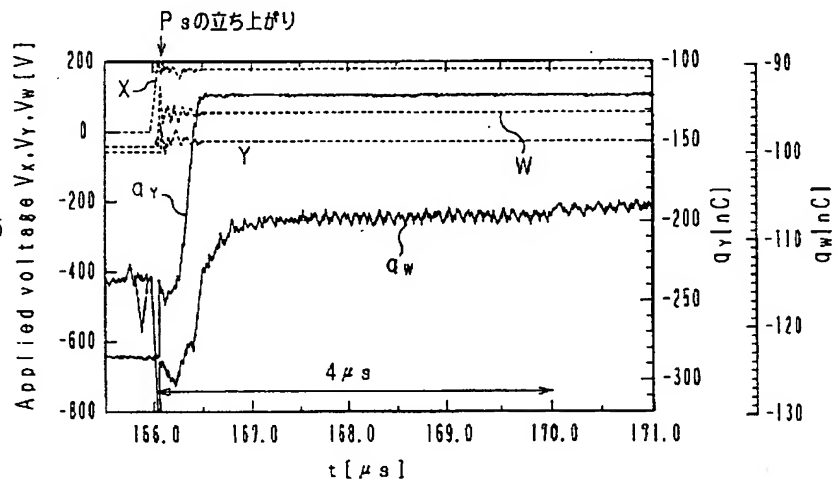
【図4】



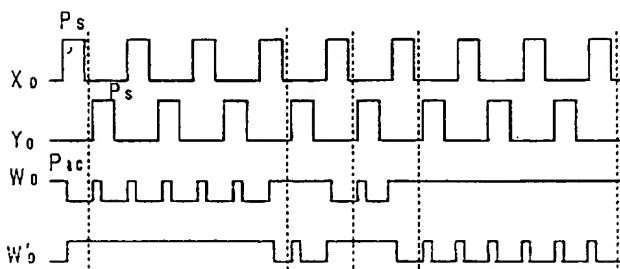
----- すべての列電極に一定電圧を印可
 ———— すべての列電極に放電促進パルスを印可

—— 図2の駆動方法
 (列電極Wに放電促進パルス印加)
 ----- 従来の駆動方法

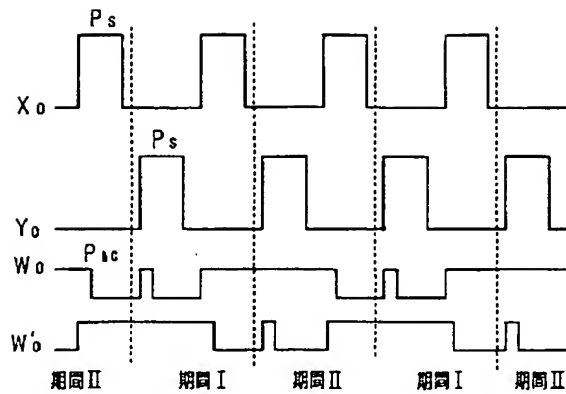
【図5】



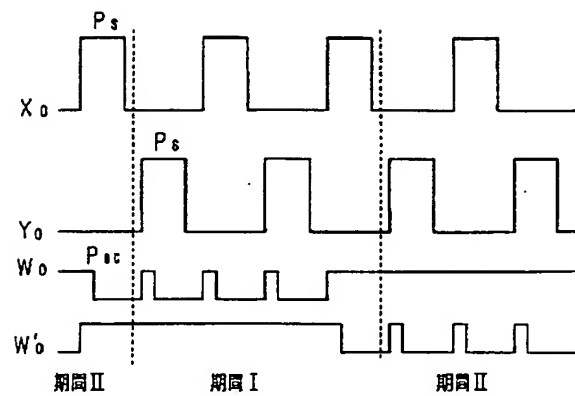
【図8】



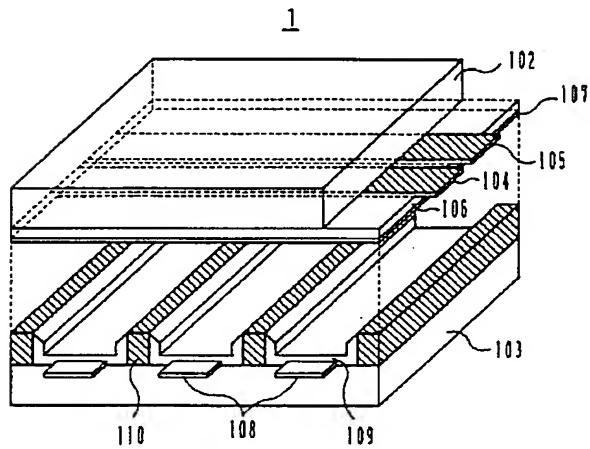
【図 6】



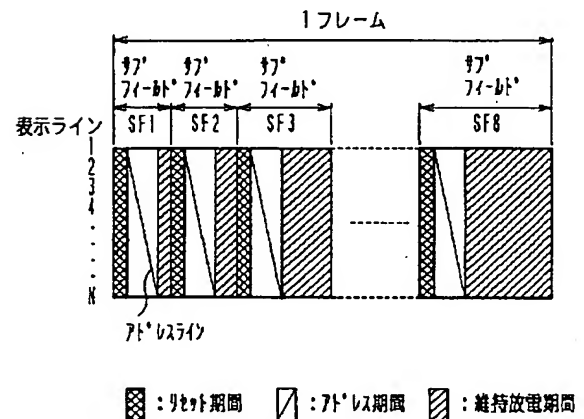
【图 7】



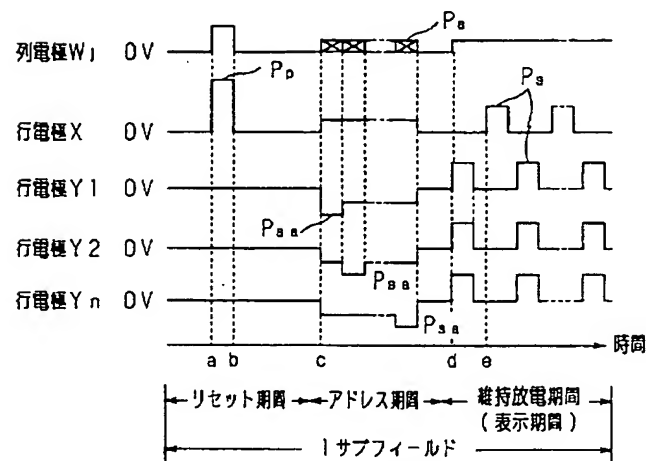
【図 9】



【図 10】



【図 1 1】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.